

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-174428
 (43)Date of publication of application : 26.06.1998

(51)Int.CI. H02M 3/155
 H02M 1/12
 H02M 7/217

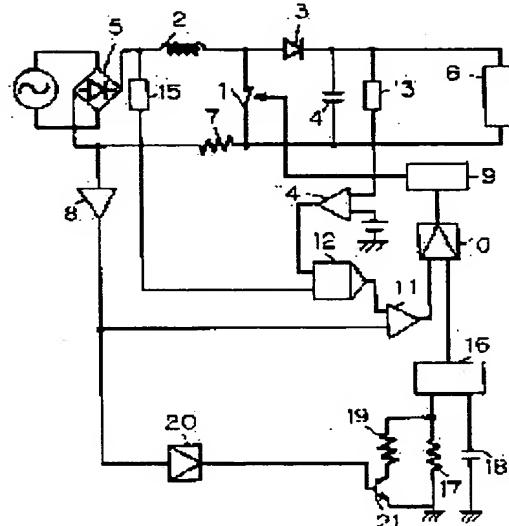
(21)Application number : 08-328133 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (22)Date of filing : 09.12.1996 (72)Inventor : CHINOMI TAKEHITO
 OKUI HIROSHI
 TAKADA SHIGEKAZU

(54) POWER FACTOR IMPROVEMENT CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To maintain a power factor at a specific value or higher, regardless of the load conditions by varying the switching frequency of the current- switching means of a power factor improvement circuit.

SOLUTION: A potential difference across a current detection resistor 7 is transmitted to an amplifier 11 and a comparator 20 via an amplifier 8. The comparator 20 compares the output signal of a current detection part with a reference level and turns on a switching element 21, when the output level exceeds the reference level. Therefore, a composite resistor, where resistor 18 and 19 are in parallel, is formed to reduce the apparent resistance, thus reducing the operating frequency of a signal generator and the switching frequency of a current switching means 1, in synchronization with it. On the other hand, when the output signal of an amplifier 8 is lower than the reference level, a switching element 21 is off, and the operating frequency of the signal generator does not change, thus maintaining a power factor at a high level of 0.9 or more.



LEGAL STATUS

[Date of request for examination] 15.07.2002
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 3484904
 [Date of registration] 24.10.2003

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-174428

(43)公開日 平成10年(1998)6月26日

(51) Int.Cl.⁶
H 02 M 3/1551/12
7/217

識別記号

F I
H 02 M 3/1551/12
7/217F
H

審査請求 未請求 請求項の数6 O.L (全 9 頁)

(21)出願番号 特願平8-328133

(22)出願日 平成8年(1996)12月9日

(71)出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地

(72)発明者 知野見 岳人
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 奥井 博司
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 ▲たか▽田 重和
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

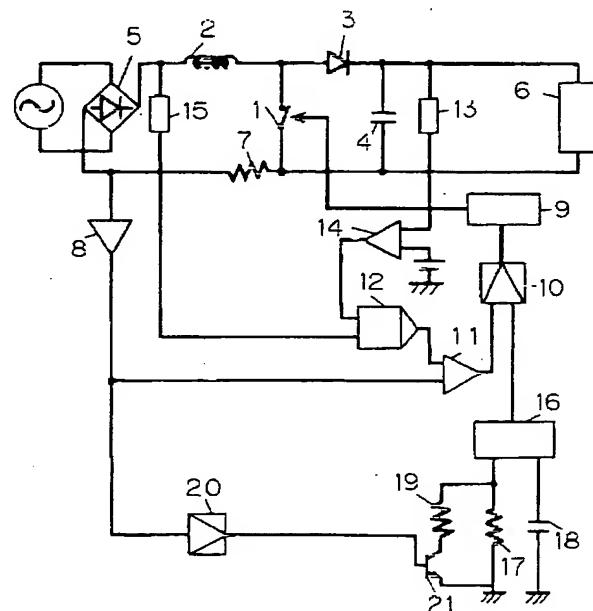
(74)代理人 弁理士 滝本 智之 (外1名)

(54)【発明の名称】 力率改善回路

(57)【要約】

【課題】 電力変換回路の負荷電流の大小によらず力率改善の効果を一定レベル以上に維持するものである。

【解決手段】 電力変換回路の電流スイッチング手段1のスイッチング周波数を負荷に応じて変化させることによりコイル2を流れる電流の不連続を防止する。



【特許請求の範囲】

【請求項1】 交流電圧波形を全波整流する第1の整流手段と、この第1の整流手段により整流された電圧波形を分圧する入力電圧検出手段と、前記第1の整流手段の高電位側に一方の接点を接続されたコイルと、前記コイルの反対側の接点に接続された電流スイッチング手段と、前記コイルの電流スイッチング手段側の接点に一方の接点を接続され前記電流スイッチング手段によってスイッチングされる電流を半波整流する第2の整流手段と、前記第2の整流手段の出力側の接点に接続する電圧平滑手段と、前記電圧平滑手段に並列に接続された出力電圧手段と、前記電流スイッチング手段の接地電位側の接点と第1の整流手段の接地電位側の接点の間に接続された電流検出抵抗と、前記電流検出抵抗の信号を増幅する増幅器とを具備し、前記入力電圧検出手段からの信号と、前記出力電圧検出手段からの信号と、電流検出抵抗からの信号を増幅する増幅器の出力と、のこぎり波信号を発生する信号発生器の出力信号をもとに制御信号を作成し、当該制御信号によって前記電流スイッチング手段を駆動制御する制御回路部からなり、前記信号発生器の周波数を可変する事により前記電流スイッチング手段のスイッチング周波数を可変とすることを特徴とする力率改善回路。

【請求項2】 動作周波数は、信号発生器に接続される抵抗及び静電容量によって決定され、前記電流検出抵抗の出力信号を増幅する増幅器の出力によって少なくとも抵抗値または静電容量値を可変する事により、動作周波数を可変する信号発生器を有することを特徴とする請求項1記載の力率改善回路。

【請求項3】 動作周波数より高い周波数で動作する発振器を具備し、その出力波形を電流検出抵抗の出力信号に応じた分周比で分周することにより、動作周波数を可変する信号発生器を有することを特徴とする請求項1記載の力率改善回路。

【請求項4】 交流電圧波形を全波整流する第1の整流手段と、この第1の整流手段により整流された電圧波形を分圧する入力電圧検出手段と、前記第1の整流手段の高電位側に一方の接点を接続されたコイルと、前記コイルの反対側の接点に接続された電流スイッチング手段と、前記コイルの電流スイッチング手段側の接点に一方の接点を接続され前記電流スイッチング手段によってスイッチングされる電流を半波整流する第2の整流手段と、前記第2の整流手段の出力側の接点に接続する電圧平滑手段と、前記電圧平滑手段に並列に接続された出力電圧検出手段と、前記電流スイッチング手段の接地電位側の接点と第1の整流手段の接地電位側の接点の間に接続された電流検出抵抗と、前記電流検出抵抗の信号を増幅する増幅器とを具備し、前記入力電圧検出手段からの信号と、前記出力電圧検出手段からの信号と、電流検出抵抗からの信号を増幅する増幅器の出力と、のこぎり波

信号を発生する信号発生器の出力信号をもとに制御信号を作成し、当該制御信号によって前記電流スイッチング手段を駆動制御する制御回路部からなり、前記電流検出抵抗の出力信号の増幅率を電流検出抵抗の出力に応じて可変することができる増幅器を有することを特徴とする力率改善回路。

【請求項5】 交流電圧波形を全波整流する第1の整流手段と、この第1の整流手段により整流された電圧波形を分圧する入力電圧検出手段と、前記第1の整流手段の高電位側に一方の接点を接続されたコイルと、前記コイルの反対側の接点に接続された電流スイッチング手段と、前記コイルの電流スイッチング手段側の接点に一方の接点を接続され前記電流スイッチング手段によってスイッチングされる電流を半波整流する第2の整流手段と、前記第2の整流手段の出力側の接点に接続する電圧平滑手段と、前記電圧平滑手段に並列に接続された出力電圧検出手段と、前記電流スイッチング手段の接地電位側の接点と第1の整流手段の接地電位側の接点の間に接続された電流検出抵抗と、前記電流検出抵抗の信号を増幅する増幅器とを具備し、前記入力電圧検出手段からの信号と、前記出力電圧検出手段からの信号と、電流検出抵抗からの信号を増幅する増幅器の出力と、のこぎり波信号を発生する信号発生器の出力信号をもとに制御信号を作成し、当該制御信号によって前記電流スイッチング手段を駆動制御する制御回路部からなり、前記信号発生器の周波数を可変する事により前記電流スイッチング手段のスイッチング周波数を可変とすることを特徴とする力率改善回路。

【請求項6】 交流電圧波形を全波整流する第1の整流手段と、この第1の整流手段により整流された電圧波形を分圧する入力電圧検出手段と、前記第1の整流手段の高電位側に一方の接点を接続されたコイルと、前記コイルの反対側の接点に接続された電流スイッチング手段と、前記コイルの電流スイッチング手段側の接点に一方の接点を接続され前記電流スイッチング手段によってスイッチングされる電流を半波整流する第2の整流手段と、前記第2の整流手段の出力側の接点に接続する電圧平滑手段と、前記電圧平滑手段に並列に接続された出力電圧検出手段と、前記電流スイッチング手段の接地電位側の接点と第1の整流手段の接地電位側の接点の間に接続された電流検出抵抗と、前記電流検出抵抗の信号を増幅する増幅器とを具備し、前記入力電圧検出手段からの信号と、前記出力電圧検出手段からの信号と、電流検出抵抗からの信号を増幅する増幅器の出力と、のこぎり波信号を発生する信号発生器の出力信号をもとに制御信号を作成し、当該信号によって前記電流スイッチング手段を駆動制御する制御回路部からなり、前記コイルのインダクタンス値を流れる電流に応じて可変することができるコイルを有することを特徴とする力率改善回路。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、交流から直流に変換する電源回路において、力率を改善する回路に関するものである。

[0002]

【従来の技術】従来のこの種の力率改善回路について説明する。

【0003】図11に示すような容量インプット型の整流平滑回路は、効率向上や小型化を図るために電気機器の多くに応用されている。

【0004】このような整流回路では整流後の脈流電圧のピーク付近でのみしか電流が流れない。この電流が流れる期間を導通期間という。

【0005】これは脈流電圧のピーク付近でのみ、図1-1のダイオードブリッジが順バイアスとなり導通するためである。導通期間は商用電源周波数の1周期に対して非常に短く、そこを流れる電流は鋭いパルス状になる。パルス状の電流は配線の抵抗分やインダクタンス分によって電圧波形に歪みを発生させる。

【0006】この状態は効率が低く、また電源高調波の発生やそれに起因する装置の誤動作、異常発熱などの原因となる。

【0007】このように歪んだ電流波形を正弦波に近づけるためには、図10に示すような力率改善回路を用いる。

【0008】これは、整流後の脈流電圧の検知手段10とダイオード3による整流後の電圧の検知手段13、および電流検出抵抗7、電流検出手段8からの信号を元に、電流スイッチング手段1をオン／オフすることにより、電流のコントロールを行い、ダイオードブリッジ2を流れる電流を正弦波に近づけることにより力率改善を図る動きをするものである。

[0009]

【発明が解決しようとする課題】しかしながら、力率改善回路には、図10に示すような昇圧型のほかに、降圧型、昇降圧型等いくつか種類があるがいずれの型においても負荷変動によって、力率が変化する、すなわち軽負荷時に力率が低下するという課題を有していた。

【0010】また、力率改善回路において電流検出手段の一部をなす電流検出抵抗は不可欠であるが、同時に電流検出抵抗による電力の損失の低減も課題であった。

【0011】上記のような力率改善回路において、定格に対して100%の電力を出力しているときは力率がほぼ1に近い回路でも、出力が例えば定格の10%の軽負荷時には0.5~0.7と極端に悪くなるという課題を有していた。

【0012】このように軽負荷時に力率が悪化する原因の1つとして、電流スイッチング手段が動作する1周期の間にコイルを流れる電流がゼロになって、電流制御が不十分になり、結果として電流波形の歪みが補正されないということがある。

【0013】通常一般的な特性をもつコイルでは、インダクタンスは負荷電流の変化に対してほぼ一定であるが、このような特性では力率改善回路の定格に対して100%の負荷の時には、所定の力率、例えば0.98以上を確保することができる。しかし軽負荷時、例えば定格の10%の負荷の時には、負荷電流が小さくなり電流が不連続になって力率改善制御が十分できない区間が発生するためである。

【0014】上記の具体的な説明を式1, 2を用いて行う。電流スイッチング手段がオンの期間に

{0015}

【數】

d i Vdc Vdc:全波整流後の電圧の
瞬時値

Lコイルのインダクタンス

三

【0016】で表される勾配を持った電流がコイルを流れる。式1からわかるように電流の勾配は電圧の瞬時値とコイルのインダクタンスのみで決まり、負荷の大きさには影響を受けない。また、コイルを流れる電流の実効値1 rmsの $1/2$ が、上記の電流勾配と電流スイッチ

1 Vdc
---lrms \geq ---Ton
2 |

ング手段1の導通時間 $T \circ n$ の積を常に越える場合、すなわち

[0017]

【數2】

式2

【0018】が成立するとき、コイルを流れる電流は連続となり力率改善の効果が最も高い状態になる。この状態は力率改善回路が定格負荷あるいはそれに近い負荷電流を出力している場合に対応する。

【0019】逆に 力率改善回路が電機負荷に対して倒

えば50%以下の負荷電流を出力している場合には式2が成立せず、その結果電流スイッチング手段1が導通しているにもかかわらず、電流が流れない期間が発生する

[0030] この状態を電流不連続といい、この期間は

電流を制御することができないため、力率改善の効果が低下する。力率改善回路の負荷が軽くなるほど、すなわち負荷電流が小さくなるほど式2の左辺の値が小さくなるため、電流不連続の期間が長くなつて制御不能の期間が長くなり、その結果力率改善の効果が更に低下するという課題を有していた。

【0021】低負荷時でも力率改善効果の低下を防ぐという上記の課題を解決するためには、上述の電流不連続の期間をなくす、あるいは短くすることが必要で、そのためには、式2の導通期間 T_{on} を短くするか、または電流勾配 Vdc/L を小さくすることが必要である。

【0022】導通期間を短くするための具体的な手段としては、電流スイッチング手段のスイッチング周波数 f_{sw} を高くするということがあり、電流勾配 Vdc/L を小さくするためにはコイルのインダクタンス L を大きくすることが必要である。

【0023】また、力率改善動作が不十分になるもう一つの原因として、軽負荷時には電流検出手段の一部である電流検出部の出力が重負荷時に較べて非常に小さくなり、その結果制御回路部の動作が最適でなくなると言う課題がある。

【0024】本発明では、上記課題を解決し負荷条件によらず力率を0.9以上に保つ事を可能とする力率改善回路を提供する事を目的とするものである。

【0025】また、本発明は電流検出抵抗による電力損失低減を図り、力率改善回路の効率の向上を目的とするものである。

【0026】特に昇圧型力率改善回路を例にとって説明したが、本発明は降圧型、昇降圧型あるいはその他の方式の力率改善回路においても応用可能である。

【0027】

【課題を解決するための手段】上記課題を解決するためには、力率改善回路の電流スイッチング手段のスイッチング周波数を可変にしたものである。

【0028】また、本発明は電流誤差増幅器の利得を可変にしたものである。また、本発明は電流検出抵抗を可変にしたものである。

【0029】また、本発明はコイルのインダクタンス値をコイルを流れる電流に応じて可変にしたものである。

【0030】

【発明の実施の形態】上記課題を解決するために本発明は、力率改善回路の電流スイッチング手段のスイッチング周波数を可変にしたものである。電流スイッチング手段のスイッチング周波数を可変にすることにより、低負荷では高い周波数により1に近い力率を確保し、重負荷時には軽負荷時に対して1/3~1/2のスイッチング周波数を用いてスイッチングロスを軽減を図るものである。

【0031】また、本発明は電流誤差増幅器の利得を可変にしたものである。軽負荷時には電流誤差増幅器の利

得を相対的に大きく設定するものである。

【0032】また、本発明は電流検出抵抗を可変にする事により、重負荷時には電流検出抵抗を相対的に小さくし、当該抵抗での電力損失を低減と軽負荷時での力率改善を図るものである。

【0033】また、本発明はコイルのインダクタンスを負荷電流に応じて可変にしたものである。

【0034】

【実施例】以下本発明の実施例について図面を参照して説明する。

【0035】(実施例1) 図1の7は電流検出抵抗、8はその信号を検出する増幅器である。

【0036】9は電流スイッチング手段1を駆動する駆動部、11は増幅器8と乗算器12の出力の差を増幅する増幅器、13は出力電圧検出手段、15は入力電圧検出手段、16は信号発生器である。また、20は電流検出部の出力と基準レベルを比較しそれに応じてスイッチ素子21をオン/オフする比較器である。

【0037】17および18は信号発生器の動作周波数を決定する抵抗及び静電容量である。

【0038】19はスイッチ素子21をオンさせることにより等価的に抵抗値を小さくするための抵抗で、その結果信号発生器の動作周波数をスイッチ素子21のオフ時より小さくすることができる。

【0039】電流検出抵抗7の両端の電位差はそれを流れる負荷電流に応じて変化する。この電位差またはそれに相当する信号は増幅器8を介して増幅器11と比較器20に伝えられる。

【0040】比較器20は電流検出部の出力信号と基準レベルを比較し、出力信号が基準レベルを上回っていればハイを出力し、スイッチ素子21をオンする。その結果抵抗18と19が並列になって合成抵抗を形成し、見かけの抵抗値が小さくなる。

【0041】その結果、信号発生器の動作周波数が低くなり、それに同期して電流スイッチング手段1のスイッチング周波数も低くなる。

【0042】逆に増幅器8の出力信号が基準レベルを下回っているかまたは等しい場合は比較器20はロウの状態を維持し、したがってスイッチ素子21はオフであり信号発生器の動作周波数は変化しない。

【0043】図2及び図3は信号発生器16と抵抗および静電容量の接続の仕方のバリエーションをあらわすもので、図2は抵抗19が17に対して直列に入っている場合である。

【0044】図3は静電容量の変化によって信号発生器の動作周波数を変化させる回路であり、図3(a)は静電容量18に対して静電容量22が並列に入っている場合、図3(b)は18に対して22が直列に入っている場合を示す。

【0045】いずれの場合も負荷電流があらかじめ決め

られた設定値を超えたときに、比較器20の出力がハイになってスイッチ素子21をオンさせ、信号発生器16の動作周波数を低くする方向に働く。

【0046】すでに述べたように信号発生器の動作周波数が低くなると、それに同期して駆動されている電流スイッチング手段1のスイッチング周波数も低くなり、その結果スイッチング損失が低減され、力率改善回路の効率向上につながる。

【0047】また、負荷電流が設定値よりも低い場合は比較器20の出力はロウであり、スイッチ素子21はオフ状態であり、したがって信号発生器16の動作周波数は高い設定値に維持され、電流不連続による制御不完全の状態がなくなり、この結果力率は0.9以上の高いレベルに維持される。

【0048】以上のような作用により軽負荷時の力率の向上と、重負荷時の効率の向上が実現される。

【0049】スイッチ素子21は図面上ではバイポーラトランジスタの記号を用いたが、JFETやMOSFET、サイリスタ、トライアック、フォトカプラあるいはリレーを用いることも可能である。

【0050】(実施例2) 図4を用いて、周波数発生器23と分周器24から信号発生器16を構成した場合の動作について説明する。

【0051】信号発生器16'において周波数発生器23は力率改善回路の電流スイッチング手段のスイッチング周波数より高い周波数で動作しており、周波数分周器24によって23の出力波形を分周する事により所定の動作周波数の信号を発生している。

【0052】25は増幅器8の出力に応じたディジタルまたはアナログ信号を発生する信号変換器であり、分周比は2段階以上に設定され信号変換器25の出力に応じて、周波数分周器24により決される。

【0053】電流検出抵抗7を流れる負荷電流と分周比は、グラフ5に示すように単調増加の関係になっているが、それらの関係を表す関数は制御の内容に応じて線形あるいは非線形な形をとることが可能である。

【0054】この関係により負荷電流が増加すれば分周比は高くなり、負荷電流が減少すれば分周比は低くなるように設定することができる。

【0055】したがって、信号発生器の動作周波数は負荷電流が増加すると低くなり、負荷電流が減少すると高くなる特性をもち、この結果電流スイッチング手段1のスイッチング周波数も負荷電流が増加すると低くなり、減少すると高くなる特性を持つ。

【0056】このような作用により、(実施例1)と同様に軽負荷時の力率の向上と、重負荷の効率の向上が実現される。

【0057】(実施例3) 図6を用いて電流検出抵抗からの信号を增幅する増幅器の増幅率を変えることにより、力率を改善する方法を説明する。

【0058】図5の25'は電流検出抵抗7からの信号を增幅する増幅器の増幅率を決定する増幅率決定手段である。増幅率決定手段25は電流検出抵抗7からの信号に応じて、増幅器の増幅率を決定する。

【0059】軽負荷時は負荷電流が小さいため電流検出抵抗の両端に発生する電位差が小さく、制御を行うための情報が不足し、電流スイッチング手段を駆動制御する制御回路部の動作が不十分になり、その結果力率改善動作が不十分になる。

【0060】したがって軽負荷時の場合には、増幅器の増幅率を大きく設定することにより、制御回路部の動作が必要十分となり、力率改善の効果が得ることが可能となる。

【0061】また、重負荷時には負荷電流が大きくなり電流検出抵抗の両端に発生する電位差が大きくなるため、増幅率を小さくしても制御回路部の動作には影響を及ぼさず、したがって力率改善の効果は十分得られる。

【0062】さらに大電流が流れた場合、増幅率が固定されていると増幅器の出力が飽和して制御不能になることがあるが、上記のように負荷電流に応じた増幅率の設定を行うことによって、増幅器の出力飽和による制御不能を防止することができる。

【0063】このような作用により負荷条件によらず力率を0.9以上に保つことが可能となる。

【0064】(実施例4) 図7を用いて電流検出抵抗の抵抗値を変えることにより、力率を改善する方法を説明する。

【0065】図7(a)の7'は電流検出抵抗7に直列につながる第2の電流検出抵抗であり、26は電流検出抵抗7'の両端に接続され、以下に述べるような動作により電流検出抵抗7'を短絡するスイッチ素子である。

【0066】軽負荷時には電流検出抵抗7および7'を流れる負荷電流は比較的小さく、従ってその抵抗群で発生する損失も比較的小さい。

【0067】また、その両端に発生する電位差は、電流検出抵抗7'の抵抗値を適切に選ぶことにより制御回路部が動作する上で必要十分なレベルに設定できる。

【0068】重負荷になると負荷電流が増加するため、電流検出抵抗7および7'の両端に発生する電位差も増加する。

【0069】スイッチ素子26は電流検出抵抗からの信号を增幅する増幅器8の出力が、あらかじめ設定されたレベルを終えたときに短絡するよう設定されており、スイッチ素子26が短絡することにより、負荷電流は電流検出抵抗7'を流れなくなり、その結果その抵抗での損失を0にすることができる。

【0070】具体的には、通常電流検出抵抗は0.01～0.05Ω程度を設定するが、仮に0.02Ωの抵抗を用いて1Aの負荷電流を流した場合を考えると、その両端に発生する電位差は20mVとなり、制御信号とし

ては非常に小さく制御回路部の動作が不十分になる。

【0071】また、同じ抵抗に10Aを流した場合には、電位差は200mVであるが、損失が2W発生する。

【0072】上記の条件で負荷電流が1Aの時には0.02Ω、10Aの時には0.05Ωというような抵抗値の可変を行うことにより、200mVの信号と0.5Wの低損失を1つの回路で実現できる。

【0073】このような作用により、軽負荷時の効率の向上と、重負荷の効率の向上が実現される。

【0074】第2の電流検出抵抗の接続の仕方については、上記以外に図7(b)のように電流検出抵抗7に対して並列に接続する方法もあり、この場合も同様に重負荷の時にスイッチ素子26が短絡するように設定することにより、同様の効果を得ることができる。

【0075】(実施例5)グラフ8と図9を用いてインダクタンスの可変による軽負荷時の効率改善の効果について説明する。

【0076】グラフ8はコイルのもつインダクタンスの電流特性を表す。図8は一般的な昇圧型効率改善回路のブロック図である。

【0077】通常一般的な特性をもつコイルでは、負荷電流の変化に対してほぼ一定であるが、このような特性では効率改善回路の定格に対して100%の負荷の時には、所定の効率、例えば0.98以上を確保することができる。

【0078】しかし軽負荷時、例えば定格の50%以下の軽負荷の時には、負荷電力が小さくなり電流が不連続になって制御ができない区間が発生するためである。

【0079】詳細な説明は「発明が解決しようとする課題」で述べているとおりである。軽負荷時でも電流不連続の区間をなくすあるいは少なくするためには、コイルのインダクタンスLを負荷に応じて変化させることが解決策の1つである。

【0080】すなわち、軽負荷時にはインダクタンスLが大きく重負荷時には小さくなるようなコイルを用いることにより、実現することができる。

【0081】現在実用化されているコイルのコア材の中では、特にダストコアと呼ばれるものがそれに近い特性を持っているので、材料の改善によりグラフ8の特性を実現することで、上述の改善策を具現化することができる。

【0082】

【発明の効果】上記実施例から明らかなように、請求項1記載の発明によれば、電流スイッチング素子のスイッチング周波数を効率改善回路の出力に応じて可変する事により、すなわち定格に対して50%以下の負荷の時には2fc、50%を越えるときにはfcというような制御を行うことにより、低負荷時での電流不連続の発生を抑え効率改善を実現し、また重負荷時でのスイッチング

損失低減による効率向上を図ることができる。

【0083】負荷レベルの設定は50%に限らず、実際の使用頻度などによって10~90%の間で任意設定でき、また電流スイッチング素子のスイッチング周波数の設定も2段階あるいはそれ以上の設定が可能である。

【0084】また、請求項4記載の発明によれば、電流検出抵抗の信号の増幅率を、信号の振幅が小さい低負荷時には大きくし、重負荷時には小さく設定することにより効率改善回路の制御回路部に送られる信号の振幅が適正な大きさになり、その結果制御回路部の動作の精度が向上し、効率改善の効果を一定値以上に維持することができる。

【0085】また、請求項5記載の発明によれば、電流検出抵抗の抵抗値を低負荷時には大きく設定することにより、効率改善回路の制御回路部に送られる信号の振幅が適正になり、その結果制御回路部の動作の精度が向上し、低負荷時でも効率改善の効果を一定値以上に維持することができ、また重負荷時には抵抗値を小さく設定することにより、電流検出抵抗での損失を低減し効率改善回路の効率向上を図ることができる。

【0086】また、請求項6記載の発明によれば、負荷電流に応じてコイルのインダクタンスを可変にすることにより、すなわち負荷電流の小さい低負荷時にはインダクタンスを大きくし、負荷電流の大きい大負荷時にはインダクタンスを小さくすることにより電流不連続を抑制し、その結果低負荷時でも効率改善の効果を維持することができる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す効率改善回路のブロック図

【図2】本発明の他の実施例を示す回路ブロック図

【図3】(a)は本発明のさらに他の実施例を示す回路ブロック図

(b)は(a)の接続方法の異なる実施例を示す回路ブロック図

【図4】本発明のさらに他の実施例を示す回路ブロック図

【図5】本発明に必要な負荷電流と分周比の特性を示すグラフ

【図6】本発明のさらに他の実施例を示す回路ブロック図

【図7】(a)は本発明のさらに他の実施例を示す回路ブロック図

(b)は(a)の接続方法の異なる実施例を示す回路ブロック図

【図8】本発明に必要なコイルの特性を示すグラフ

【図9】本発明のさらに実施例を示す回路ブロック図

【図10】従来の効率改善回路のブロック図

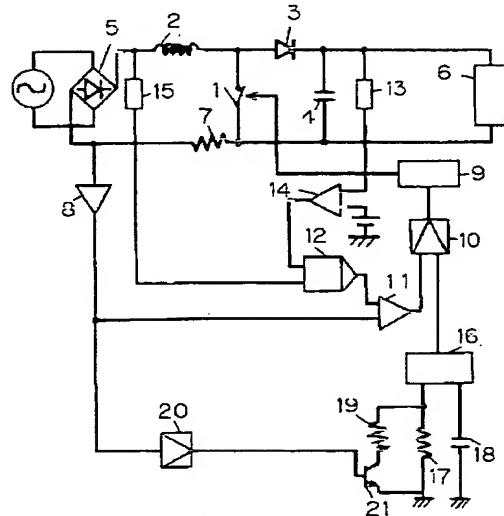
【図11】従来の交流・直流変換の方式を示す回路ブロック図

【符号の説明】

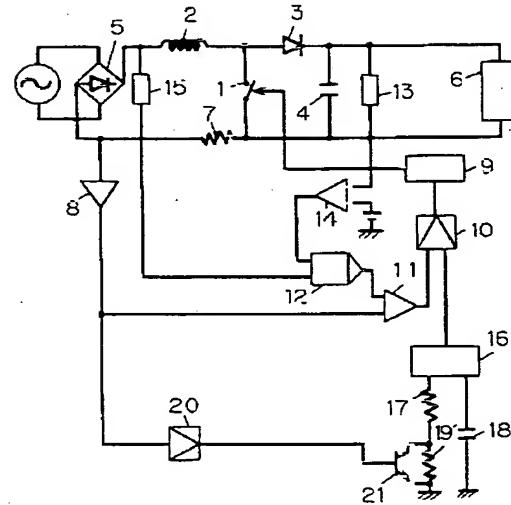
- 1 電流スイッチング手段
- 2 コイル
- 3 ダイオード
- 4 電圧平滑手段
- 5 ダイオードブリッジ
- 6 負荷
- 7 電流検出抵抗
- 8, 25 増幅器
- 9 電流スイッチング手段駆動回路

- 13 出力電圧検出手段
- 15 入力電圧検出手段
- 16 信号発生器
- 17, 19 抵抗
- 18, 22 静電容量
- 20 比較器
- 21, 26 スイッチ素子
- 23 発振器
- 24 周波数分周器

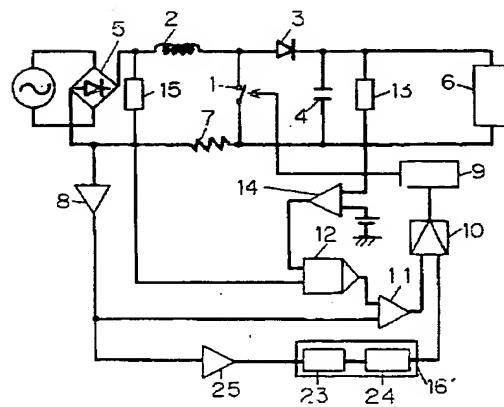
【図1】



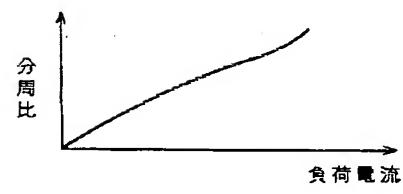
【図2】



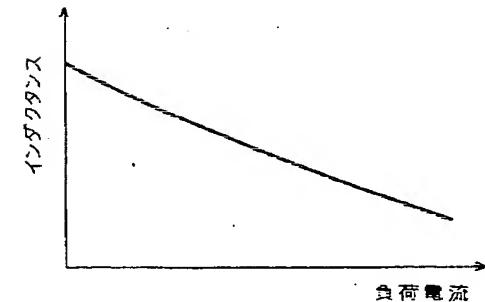
【図4】



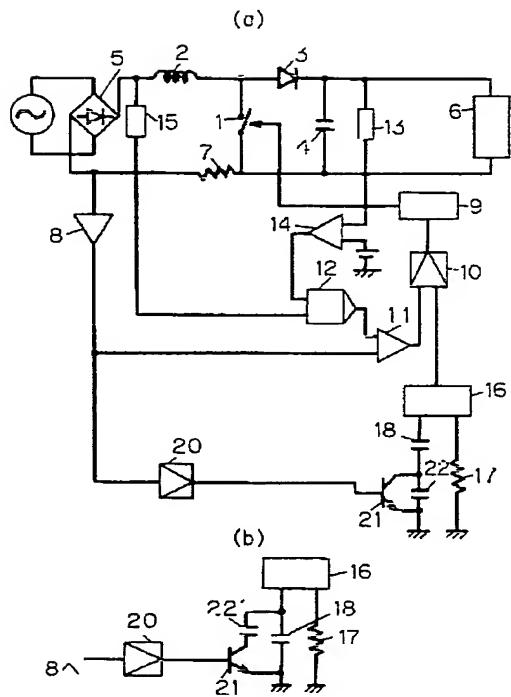
【図5】



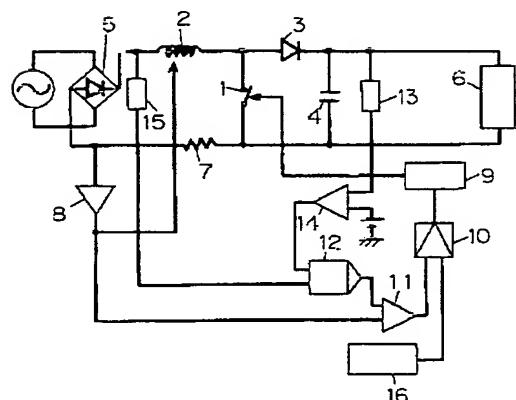
【図8】



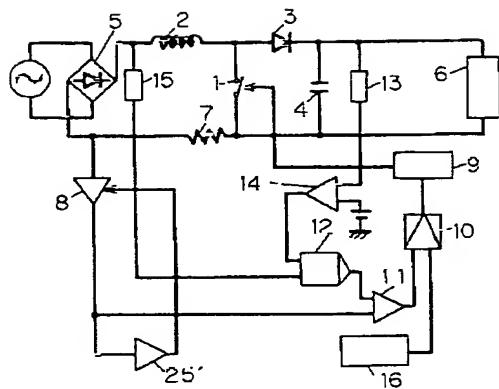
【図3】



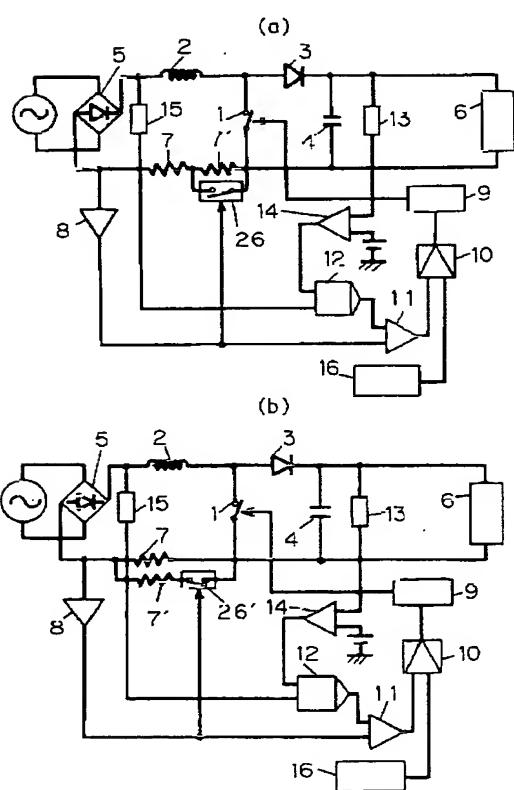
【図9】



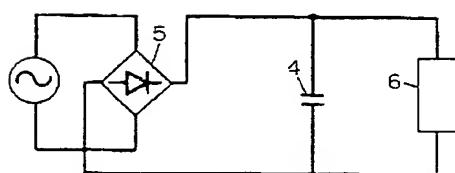
【図6】



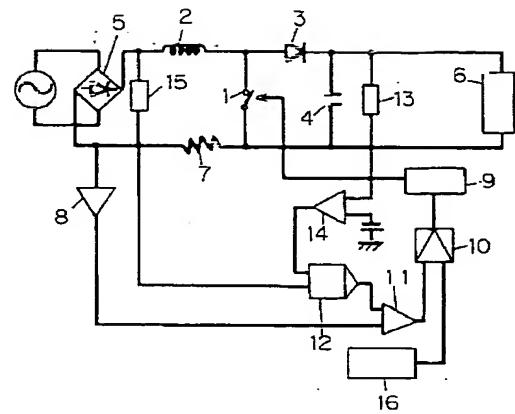
【図7】



【図11】



【図10】



THIS PAGE BLANK (USPTO)